

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2005 年 6 月 23 日 (23.06.2005)

PCT

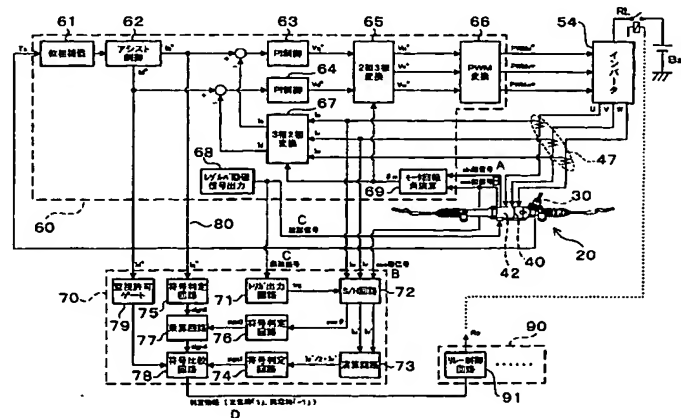
(10) 国際公開番号
WO 2005/057774 A1

- (51) 国際特許分類⁷: H02P 5/00, 6/00
(21) 国際出願番号: PCT/JP2004/017075
(22) 国際出願日: 2004 年 11 月 17 日 (17.11.2004)
(25) 国際出願の言語: 日本語
(26) 国際公開の言語: 日本語
(30) 優先権データ:
特願 2003-411757
2003 年 12 月 10 日 (10.12.2003) JP
(71) 出願人 (米国を除く全ての指定国について): 株式会社ファーブス (FAVESS CO., LTD.) [JP/JP]; 〒4442106 愛知県岡崎市真福寺町字深山 1 番地 1 8 Aichi (JP). 豊田工機株式会社 (TOYODA KOKI KABUSHIKI KAISHA) [JP/JP]; 〒4488652 愛知県刈谷市朝日町 1 丁目 1 番地 Aichi (JP). 光洋精工株式会社 (KOYO SEIKO CO., LTD.) [JP/JP]; 〒5420081 大阪府大阪市中央区南船場 3 丁目 5 番 8 号 Osaka (JP).
(72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 鈴木 浩 (SUZUKI, Hiroshi) [JP/JP]; 〒4442106 愛知県岡崎市真福寺町字深山 1 番地 1 8 株式会社ファーブス内 Aichi (JP).
(74) 代理人: 田下 明人 (TASHITA, Akihito); 〒4600008 愛知県名古屋市中区栄 1 丁目 2 番 6 号 Aichi (JP).
(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.
(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD,

[続葉有]

(54) Title: MOTOR CONTROL APPARATUS AND VEHICLE STEERING APPARATUS USING THE SAME

(54) 発明の名称: モータ制御装置およびそれを用いた車両用操舵装置



- 61... PHASE COMPENSATION
62... ASSIST CONTROL
63... PI CONTROL
64... PI CONTROL
65... THREE-PHASE/TWO-PHASE CONVERSION
66... TWO-PHASE/THREE-PHASE CONVERSION
67... PWM CONVERSION
68... INVERTER
69... RESOLVER EXITING SIGNAL OUTPUT
70... MONITOR/PERMISSION GATE
71... SIGN DETERMINING CIRCUIT
72... MULTIPLYING CIRCUIT
73... SIGN DETERMINING CIRCUIT
74... SIGN DETERMINING CIRCUIT
75... SIGN DETERMINING CIRCUIT
76... SIGN DETERMINING CIRCUIT
77... SIGN DETERMINING CIRCUIT
78... SIGN DETERMINING CIRCUIT
79... MONITOR/PERMISSION GATE
80... DETERMINATION INFORMATION (r_n DURING NORMAL STATE, r_{ab} DURING ABNORMAL STATE)
81... TRIGGER OUTPUT CIRCUIT
82... SIGN DETERMINING CIRCUIT
83... SIGN DETERMINING CIRCUIT
84... SIGN DETERMINING CIRCUIT
85... S/H CIRCUIT
86... ARITHMETIC CIRCUIT
87... RELAY CONTROL CIRCUIT
88... COS-PHASE SIGNAL
89... COS-PHASE SIGNAL
90... COS-PHASE SIGNAL
91... RELAY CONTROL CIRCUIT

(57) Abstract: A motor control apparatus and a vehicle steering apparatus capable of determining a normal or abnormal state of a motor control CPU by use of a low-cost structure. In a monitor circuit (70) of an ECU (50), a trigger output circuit (71) outputs a trigger signal (trg) based on an exiting signal of a motor resolver (42). An S/H circuit (72) samples and holds, based on the trigger signal (trg), a U-phase real current value (I_u) and a V-phase real current value (I_v) as well as a cos-phase signal outputted

[続葉有]

WO 2005/057774 A1



SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

from the motor resolver (42). A wire (80) acquires a q-axis current command value (I_q^*). A combination of an arithmetic circuit (73), sign determining circuits (74, 75, 76), a multiplying circuit (77) and a sign comparing circuit (78) determines whether a CPU (60) is in a normal state or an abnormal state based on whether there exists agreement or disagreement of polarity signs derived from the relationships of the cos-phase signal, q-axis current command value (I_q^*), U-phase real current value (I_u) and V-phase real current value (I_v) based on a predetermined formula. If the CPU (60) is in a normal state, the combination outputs "1" as determination information; otherwise, it outputs "-1" as determination information.

(57) 要約: モータ制御CPUの正常・異常を安価な構成で判定し得るモータ制御装置および車両用操舵装置を提供する。ECU50の監視回路70では、トリガ出力回路71によりモータレゾルバ42の励磁信号に基づいてトリガ信号trgを出力し、トリガ信号trgに基づいてS/H回路72によりU相実電流値 I_u 、V相実電流値 I_v およびモータレゾルバ42から出力されるcos相信号をサンプリング・ホールドし、q軸電流指令値 I_q^* を配線80により取得し、演算回路73、符号判定回路74、75、76、乗算回路77および符号比較回路78により、所定式に基づくcos相信号、q軸電流指令値 I_q^* 、U相実電流値 I_u およびV相実電流値 I_v の関係から導き出される極性符号の一致または不一致に基づいてCPU60の正常か異常かを判定し、正常であれば「1」を、また異常であれば「-1」の判定情報として出力する。